

УДК 621.3.087.92

DOI: 10.46548/21vek-2021-1055-0006

## СИНТЕЗ МОДУЛЯРНОГО АЦП С ПРОМЕЖУТОЧНЫМ ПРЕОБРАЗОВАНИЕМ ФАЗЫ

© 2021

**Кожевников Алексей Александрович**, кандидат физико-математических наук,

доцент кафедры социально-гуманитарных, естественнонаучных и общепрофессиональных дисциплин

*Филиал Ростовского государственного университета путей сообщения в г. Воронеж*

*(394026, Россия, г. Воронеж, ул. Урицкого, 75а, e-mail: akozhev@yandex.ru)*

**Аннотация.** Система остаточных классов (СОК) позволяет более эффективно реализовывать некоторые математические алгоритмы цифровой обработки сигналов. Фундаментальной проблемой полномасштабного применения СОК в вычислительных структурах является необходимость перехода от кодов позиционных систем счисления к кодам непозиционных систем, что приводит к существенной потере времени на обозначенную операцию и может нивелировать все положительные эффекты. Известные алгоритмы работы модулярных АЦП не обеспечивают должной эффективности, что выдвигает в ряд актуальных задач поиск новых подходов к модулярному преобразованию. В предлагаемом методе аналого-цифрового преобразования входная величина конвертируется в синусоидальный сигнал так, что разность его фазы и фазы опорной гармоники будет пропорциональна остатку по соответствующему модулю применяемой СОК. Далее осуществляется переход от полученной разности фаз к цифровому коду, которому с помощью ПЗУ в роли функционального преобразователя ставится в соответствие эквивалент в виде вычета. Рассмотренный подход интересен не только сам по себе, т.к. если результат функционирования мультипериодного фазовращателя привести к дискретным значениям фазы, то последующие вычислительные операции можно осуществлять на основе тональных устройств. Это потенциально позволяет поднять внутреннее быстродействие до многих десятков гигагерц.

**Ключевые слова:** система остаточных классов, модулярные аналого-цифровые преобразователи.

## SYNTHESIS OF A MODULAR ADC WITH INTERMEDIATE PHASE CONVERSION

© 2021

**Kozhevnikov Aleksey Aleksandrovich**, candidate of physics and math.,

associate Professor of department «Socio-humanitarian, natural science and general professional disciplines»

*Branch of Rostov State Transport University in Voronezh*

*(394026, Russia, Voronezh, Uritskogo street, 75a, e-mail: akozhev@yandex.ru)*

**Abstract.** The use of the residue number system (RNS) in computational structures due to parallelization at the level of arithmetic operations allows for more efficient implementation of some mathematical algorithms. The latter include, for example, digital signal processing. One of the major obstacles to the full-scale application of RNS in these tasks is the need to switch from positional number system codes to non-positional ones in order to implement compatibility with existing ADC devices. The well-known algorithms of modular ADCs are not yet used due to their ambiguity in terms of performance. The search for new approaches to modular transformation can solve this problem. In the proposed method of analog-to-digital conversion, the input value is converted into a sinusoidal signal so that the difference between its phase and the reference harmonic is proportional to the remainder of the corresponding module of the applied RNS. Next, the measurement process is reduced to a transition to a digital code, which is matched by a ROM equivalent in the form of a deduction. The considered approach is interesting not only in itself, because if the result of the operation of a multi-period phase shifter leads to discrete phase values, then subsequent computational operations can be performed on the basis of tone devices. This potentially allows you to raise the internal speed to many tens of gigahertz.

**Keywords:** residue number system, modular analog-to-digital converters.

**Введение.** Применение системы остаточных классов (СОК) в вычислительных структурах за счет распараллеливания на уровне арифметических операций позволяет более эффективно реализовывать некоторые математические алгоритмы [1-3], используемые, например, при цифровой обработке сигналов. Одним из серьезных препятствий полномасштабного применения СОК в обозначенных приложениях является необходимость перехода от кодов позиционных систем счисления к кодам непозиционных систем для совместности с существующими устройствами АЦП.

Среди методов, использующих обратную связь для уравнивания входной величины [4], выделяется перспективный метод модулярного преобразования, идея которого состоит в представлении числового эк-

вивалента  $A = (\gamma_p \dots \gamma_n)$  в СОК по  $n$  взаимно простым основаниям  $p_p \dots p_n$  в виде минимальных чисел от  $(\gamma_1, 0, \dots, 0)$ ,  $(0, \gamma_2, \dots, 0)$  и до  $(0, 0, \dots, \gamma_n)$ , и последовательном их сложении. Известная реализация не позволяет в каждой итерации определять точную величину вычетов, поэтому требуется корректировка полученных ранее величин. Тем не менее, в отличие от метода дихотомии данный метод позволяет повысить быстродействие. Развитие метода требует дополнительных исследований для выявления предельных показателей скорости и точности работы устройств в современном элементном базисе.

Модулярное аналого-цифровое преобразование предполагает определение остатка по модулю от целого числа  $\gamma_i = A \bmod p_i$ . В работе [5] предлагается

входную величину преобразовать в частоту промежуточного сигнала с дальнейшей оцифровкой его относительно медленными локальными АЦП, при которой формируется эквивалент остатка. Дальнейшая цифровая обработка позволяет выявить максимум спектра и по его положению идентифицировать значение вычета. Так практически напрямую реализуется приведенное выше выражение. Однако, несмотря на свою «модулярность», данный метод характеризуется крайне низким быстродействием, что затрудняет его практическое применение.

Конвейерные АЦП привлекают внимание своим быстродействием, а с точки зрения модулярного преобразования – высокой скоростью преобразования. Математическое исследование подобных АЦП с применением генераторов псевдослучайных чисел в качестве источников белого шума показало крайнюю чувствительность модулярного представления к искажающему воздействию [6]. В ранее опубликованном обзоре [7] приводится ряд решений по корректировке кода путем итераций, осуществляемых с помощью цепи обратной связи. Таким образом, дальнейшее развитие данного подхода требует исследования корректирующих возможностей на основе модели, приведенной в [6], а также сопоставительное сравнение достигнутых показателей с методом минимальных чисел.

Рассмотренные методы пока не находят применения в силу своей недостаточной эффективности, поэтому актуальным представляется поиск новых подходов к модулярному преобразованию.

**Целью** работы является развитие концепции АЦП, функционирующих в системе остаточных классов.

**Материалы исследования.** Рассмотрим схему (рис. 1), объединяющую обычный работающий в позиционном коде АЦП и преобразователь (кодер) кода АЦП в код СОК. Здесь АЦП может быть представлен любыми структурами [8], основными из которых являются: сигма-дельта ( $\Sigma\Delta$ ), со сдвиговым регистром (SAR), конвейерного (PIPELINE) преобразования или прямого взвешивания (FLASH) (рис. 2).

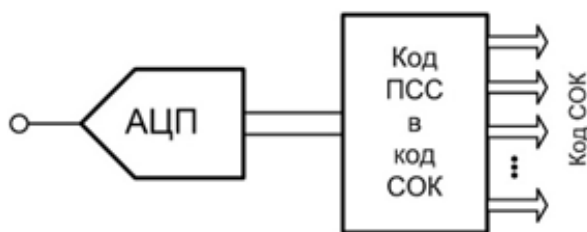


Рисунок 1 – Позиционный АЦП с преобразователем в СОК

Первые два реализуются схемами с обратной связью, где результат предыдущей итерации измерения используется для уточнения итогового числового значения. В сигма-дельта АЦП уровень входного сигнала преобразуется в частоту импульсов, которые после прореживания [8, 9] подсчитываются. За счет применения некоторых приемов удается достигнуть точности вплоть до двадцати четырех битов.

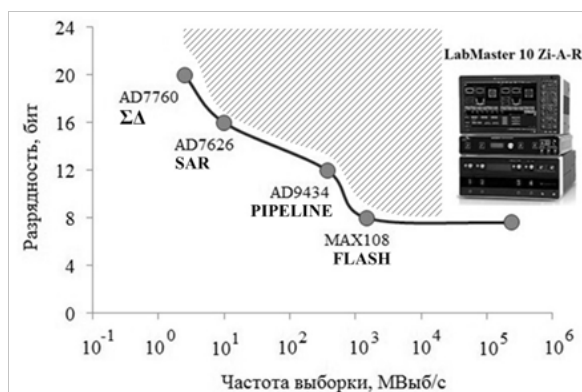


Рисунок 2 – Возможности основных методов позиционного аналого-цифрового преобразования

Схема со сдвиговым регистром реализует алгоритм дихотомии – последовательного деления отрезка пополам и поиска промежуточной величины в одной из половин. Количество итераций в процессе преобразования соответствует разрядности итогового двоичного числа, которая может достигать шестнадцати. Конвейерный метод использует обычно два последовательно соединенных АЦП прямого взвешивания (параллельные АЦП), при этом результат первого АЦП, преобразованный в аналоговую величину с помощью дополнительного ЦАП, вычитается из исходного входного уровня и передается на второй АЦП.  $N$ -разрядный АЦП прямого взвешивания (он же – параллельный АЦП) одновременно сравнивает на  $2^N$  компараторах входную величину с опорными значениями, последовательно увеличивающихся от компаратора к компаратору на  $E_{max}/2^N$ , где  $E_{max}$  – разница между максимальным и минимальным значением опорного напряжения. Полученный приоритетный унитарный код преобразуется дешифратором в двоичный. Более быстродействующее устройство представляет собой уже целый комплекс измерительных и вычислительных узлов. В качестве примера такового прибора на рисунке 2 показан цифровой осциллограф типа LabMaster [10].

Поскольку в представленном на рисунке 1 устройстве переход к СОК может быть осуществлен очень быстро (единицы тактов) с помощью ПЗУ, хранящего готовые результаты преобразования, то модулярный АЦП, очевидно, при сопоставимой разрядности на больших частотах должен работать быстрее, чем составная схема, показанная на рисунке 1. При меньших скоростях выборки время преобразования позиционного кода в непозиционный становится незначительным по сравнению с циклом работы АЦП. Таким образом, характеристики модулярного АЦП должны соответствовать, а в идеале и превосходить АЦП позиционного типа (заштрихованная область на рисунке 2). Современные достижения микро- и нанoeлектроники позволяют рассчитывать на достаточно низкие уровни собственных шумов элементной базы, определяющих точность работы устройств, поэтому как серьезный резерв повышения эффективности следует рассматривать алгоритм преобразования.

Преимущество позиционного кодирования заключается в связности разрядов получаемых чисел, поскольку логика их формирования подразумевает увеличение на единицу старших разрядов при переполнении младших, что соответствует динамике роста аналогового сигнала, т.е. например +5В идет после +3В, что и позволяет реализовывать простые и быстрые алгоритмы аналого-цифрового преобразования типа прямого взвешивания. В похожей ситуации вычеты СОК будут претерпевать циклическое повторение. Это означает, что при реализации алгоритма модулярного АЦП всегда необходимо какое-то промежуточное преобразование входного уровня аналоговой величины, которое затем уже будет переводиться в числовой эквивалент остатков по модулю.

В поименованных на рисунке 2 методах производятся переходы «входной уровень – промежуточный уровень – код» и «входной уровень – промежуточный уровень – частота прямоугольных импульсов – код». В нониусных АЦП [11, 12], отличающихся самой большой точностью, но малой скоростью преобразования,

происходят переходы типа «входной уровень – частота прямоугольных импульсов – разность фаз – код». Здесь промежуточные процедуры преобразования используются для формирования измеряемого временного интервала.

В предлагаемом методе модулярного аналого-цифрового преобразования входная величина конвертируется в синусоидальный сигнал так, что разность его фазы и фазы опорной гармоники будет пропорциональна остатку по соответствующему модулю применяемой СОК. Далее процесс измерения сводится к переходу к цифровому коду, которому посредством ПЗУ ставится в соответствие эквивалент в виде вычета.

**Результаты исследования.** Алгоритм функционирования модулярного АЦП основан на преобразовании уровня входного сигнала в синусоидальные колебания с заданной частотой. Фаза полученных колебаний смещается относительно опорной гармоники пропорционально вычету применяемой СОК [13]. Чтобы этого добиться, используется мультипериодный фазовращатель (МпФв) (рис. 3).

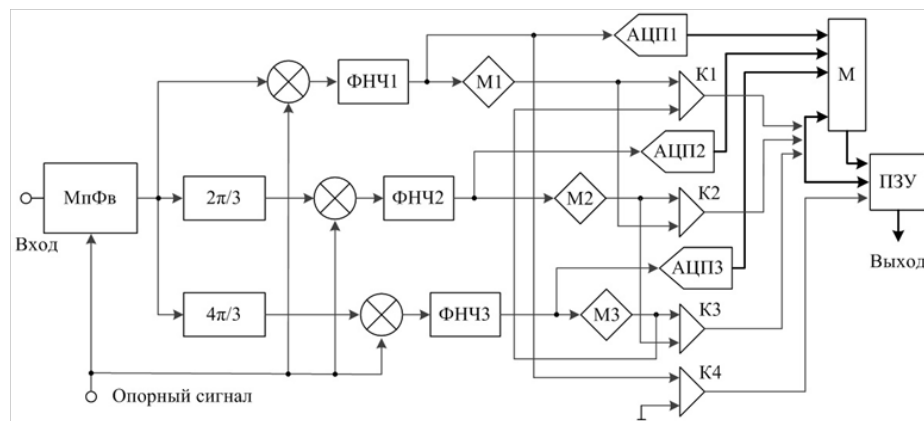


Рисунок 3 – Схема АЦП по модулю  $m$  с промежуточным преобразованием фазы

Реализовать такую схему можно на основе фазовращателя с аналоговым управлением и максимальным углом поворота в пределах одного периода [14], и блока умножения фазы [15] на константу, задаваемую ПЗУ. Работа аналого-цифрового преобразователя по модулю  $m$  инициируется поступлением на вход МпФв измеряемого напряжения  $U_{вх}$ , на другой его вход непрерывно подается опорное синусоидальное колебание с частотой  $\omega$ . На выходе МпФв формируется гармоника (амплитудой  $U=1$  в относительных единицах) со смещением по фазе:

$$U_1(t) = \sin(\alpha t - 2\pi \frac{M}{m} \frac{U_{вх}}{E})$$

где  $M/m$  – максимальное количество периодов поворота фазы МпФв,  $M = \prod_{i=1}^n m_i$  – объем чисел применяемой системы остаточных классов (СОК) по модулям  $m_i$ , а  $m$  – актуальное для устройства значение модуля,  $m \in (m_1, \dots, m_n)$ ,  $n$  – количество модулей СОК,  $E$  – максимальное значение входного напряжения. После разделения сигнала на три части и прохождения двух из них через фазовращатели на  $2\pi/3$  и на  $4\pi/3$  происходит перемножение всех трех с опорной гармоникой  $\sin(\omega t)$  и последующая низкочастотная

фильтрация результатов перемножения (ФНЧ), при этом на выходах ФНЧ образуются напряжения (в относительных единицах):

$$U_{ФНЧ1} = \cos(2\pi \frac{M}{m} \frac{U_{вх}}{E})$$

$$U_{ФНЧ2} = \cos(2\pi \frac{M}{m} \frac{U_{вх}}{E} + 2\pi/3)$$

$$U_{ФНЧ3} = \cos(2\pi \frac{M}{m} \frac{U_{вх}}{E} + 4\pi/3)$$

Далее происходит формирование кода адреса ПЗУ. Первая часть адреса формируется АЦП с разрядностью  $N$ . Измерение осуществляется в пределах от  $-0,5$  до  $0,5$  амплитуды гармонического сигнала. В результате формируются следующие цифровые значения, исходя из выражений:

$$\begin{cases} F_{АЦП} = \lfloor (U_{ФНЧ} + 0,5) \cdot 2^N \rfloor, & \text{если } U_{ФНЧ} \in [-0,5, 0,5), \\ F_{АЦП} = 0, & \text{если } U_{ФНЧ} < -0,5, \\ F_{АЦП} = 2^N - 1, & \text{если } U_{ФНЧ} \geq 0,5. \end{cases}$$

Вторая часть адреса определяется компараторами К1-К3, на которые поступают сформированные мостами М1-М3 положительные уровни с двух соседних



трактов, при этом реализуются сравнения:

$$\begin{aligned} Q_{K1} &= 1, \text{ если } |U_{\text{ФНЧ1}}| > |U_{\text{ФНЧ2}}|, \text{ иначе } 0, \\ Q_{K2} &= 1, \text{ если } |U_{\text{ФНЧ2}}| > |U_{\text{ФНЧ3}}|, \text{ иначе } 0, \\ Q_{K3} &= 1, \text{ если } |U_{\text{ФНЧ3}}| > |U_{\text{ФНЧ1}}|, \text{ иначе } 0. \end{aligned}$$

Вместе со второй частью адреса на ПЗУ проходит код того АЦП, который преобразует сигнал в наиболее линейной и крутой части функции синус в диапазоне от  $-0,5$  до  $0,5$ , что выбирается мультиплексором (М), исходя из второй части адреса согласно логической единице, полученной в одном из выражений:

$$\begin{cases} Q_1 = \overline{Q_{K1}} \wedge Q_{K3}, \\ Q_2 = \overline{Q_{K2}} \wedge Q_{K1}, \\ Q_3 = \overline{Q_{K3}} \wedge Q_{K2}. \end{cases}$$

Третья часть формируется компаратором K4, предназначенного для исправления ошибок кодирования в предыдущих элементах, в зависимости от выражения:

$$Q_{K4} = 1, \text{ если } U_{\text{ФНЧ1}} > 0, \text{ иначе } 0.$$

Таким образом, на входы ПЗУ поступает адрес разрядностью  $N+4$ , в соответствии с которым и выбирается значение остатка по модулю  $m$ . В качестве примера рассмотрим систему остаточных классов по основаниям  $m_1 = 3, m_2 = 5, m_3 = 7$  (т.е.  $n=3, M = \prod_{i=1}^3 m_i = 105$ ).

Пусть актуальное для устройства значение модуля  $m=7$ , тогда  $M/m=15$ . На вход (рис. 3) поступает напряжение  $U_{\text{вх}} = 3,2\text{В}$  при  $E=5\text{В}$ . На выходе МпФв формируется гармоника со смещением по фазе относительно опорной:  $U_{\text{г}}(t) = \sin(\omega t - 2\pi \cdot 15 \cdot 3/2/5) = \sin(\omega t - 1,2\pi)$ . После разделения сигнала на три части и прохождения их через фазовращатели на  $2\pi/3$  и на  $4\pi/3$  происходит перемножение с опорной гармоникой и низкочастотная фильтрация, в результате чего на выходах ФНЧ1 – ФНЧ3 образуются напряжения:

$$\begin{aligned} U_{\text{ФНЧ1}} &= \cos(1,2\pi) = -0,809, \\ U_{\text{ФНЧ2}} &= \cos(1,2\pi + 2\pi/3) = 0,913, \\ U_{\text{ФНЧ3}} &= \cos(1,2\pi + 4\pi/3) = -0,104. \end{aligned}$$

Далее происходит формирование кода адреса ПЗУ. Пусть разрядность внутренних АЦП  $N=3$ , тогда на их выходах образуются цифровые значения:  $F_{\text{АЦП1}}=0$ ,  $F_{\text{АЦП2}}=7$ ,  $F_{\text{АЦП3}}=[(-0,104+0,5) \cdot 2^3]=3_{(10)}=011_{(2)}$ . Вторая часть адреса определяется компараторами K1–K3:  $Q_{K1}=0$ , поскольку  $|-0,809| < |0,913|$ ,  $Q_{K2}=1$ , поскольку  $|0,913| > |-0,104|$ ,  $Q_{K3}=0$ , поскольку  $|-0,104| < |-0,809|$ . Вместе со второй частью адреса на ПЗУ проходит первая часть кода от третьего АЦП  $F_{\text{АЦП3}}=011_{(2)}$ , т.к.  $Q_3=1$ :

$$\begin{cases} Q_1 = \bar{0} \wedge 0 = 0, \\ Q_2 = \bar{1} \wedge 0 = 0, \\ Q_3 = \bar{0} \wedge 1 = 1. \end{cases}$$

Третья часть кода формируется компаратором K4:  $Q_{K4}=0$ , поскольку  $-0,809 < 0$ . Таким образом, на входы ПЗУ поступает адрес разрядностью  $N+4$ :  $011\ 010\ 0_{(2)}$ . Полученный промежуточный код однозначно определяет разность фаз между выходной из МпФв и опорной гармоникой, поэтому его можно интерпретировать в значение вычета ( $\gamma$ ) по актуальному модулю. В данном случае  $\gamma=4$ .

Пример дополнительных расчетов, приведенных в таблице 1, отображает входную величину, соответствующую ей разность фаз в градусах и радианах, и результат работы цифровых узлов схемы. Как видно,

применяемый промежуточный код избыточен, поскольку один вычет отображается несколькими его значениями. Отсюда следует возможность увеличения модуля при сохранении тех же параметров внутренних АЦП. Следует также отметить малую разрядность последних, при том что микросхемы АЦП, работающие по методу прямого взвешивания (рис. 2) с  $N=8$  представлены широкой номенклатурой. Это дает серьезный ресурс для улучшения параметров всего модулярного АЦП.

Таблица 1 – Значения вычетов в окрестности измеряемой величины

$U_{\text{вх}}$	Градусы	Радианы	Код АЦП	$Q_{K1}$	$Q_{K2}$	$Q_{K3}$	$Q_{K4}$	Вычет $\gamma$
3,161	174	3,037	111	1	0	0	0	3
3,169	182	3,176	111	1	1	0	0	3
3,174	188	3,281	110	1	1	0	0	3
3,181	196	3,421	101	1	1	0	0	3
3,189	204	3,560	100	1	1	0	0	3
3,194	210	3,665	100	0	1	0	0	4
3,196	212	3,700	011	0	1	0	0	4
3,200	216	3,770	011	0	1	0	0	4
3,202	218	3,805	010	0	1	0	0	4
3,209	226	3,944	001	0	1	0	0	4
3,217	234	4,084	000	0	1	0	0	4
3,224	242	4,224	000	0	1	1	0	4
3,230	248	4,328	001	0	1	1	0	4
3,237	256	4,468	010	0	1	1	0	4
3,244	264	4,608	011	0	1	1	0	5
3,250	270	4,712	100	0	0	1	0	5

**Заключение.** Предложенный алгоритм модулярного аналого-цифрового преобразования предусматривает два этапа работы: получение эквивалента вычета в виде разности фаз гармонических сигналов, и измерение последней с использованием промежуточного представления в виде непозиционного кода. Рассмотренный подход интересен не только сам по себе, т.к. если результат функционирования мультипериодного фазовращателя привести к дискретным значениям фазы, то последующие вычислительные операции можно осуществлять на основе тональных устройств [16–18]. Это потенциально позволяет поднять внутреннее быстродействие до многих десятков гигабайт в секунду. Практическая реализация алгоритма и уточнение рабочих характеристик устройств с предложенной структурой требуют дополнительных исследований.

#### СПИСОК ЛИТЕРАТУРЫ:

1. Акушский И.Я., Юдицкий Д.И. Машинная арифметика в остаточных классах. М.: Сов. радио, 1968. – 440 с.
2. Djath L., Bigou1 K., Tisserand A. Hierarchical approach in RNS base extension for asymmetric cryptography // Proceedings of IEEE 26th Symposium on Computer Arithmetic, Kyoto, Japan, 10-12 June, 2019. pp. 46-53.
3. Gorodecky D., Villa T. Efficient implementation of modular division by input bit splitting // Proceedings of IEEE 26th Symposium on Computer Arithmetic, Kyoto, Japan, 10-12 June,

2019. pp. 54-60.

4. Абрамсон И.Т., Авров О.М., Ляпкин Л.Я. Кодирование электрических величин в системе остаточных классов // Автометрия. – 1975. – №2. – С. 23-29.

5. Кожевников А.А., Беспалов К.П. Методы непозиционного аналого-цифрового преобразования // Автометрия. – 2015. – №6. – С. 125-130.

6. Кожевников А.А. Математическое обследование конвейерных АЦП в системе остаточных классов // Вестник БГТУ. – 2017. – №7. – С. 27-34.

7. Кожевников А.А. Аналого-цифровые преобразователи в системе остаточных классов // Нейрокомпьютеры: разработка и применение. – 2010. – №9. – С. 26-28.

8. Кестер Уолт. Аналого-цифровое преобразование / Под ред. Уолта Кестера // Пер. с англ. М.: Техносфера, 2007. – 1016 с.

9. Слюсар В.И. Синтез алгоритмов измерения дальности М источников при дополнительном стробировании отсчетов АЦП // Радиоэлектроника. – 1996. – №5. – С. 55-62.

10. Дьяконов В. Сенсация 2015: Teledyne LeCroy освоила выпуск первого в мире 100-ГГц осциллографа реального времени! // Компоненты и технологии. – 2015. – №3. – С. 16-22.

11. Богородицкий А.А., Рыжковский А.Г. Нониусные аналого-цифровые преобразователи. М.: Энергия, 1975. – 120 с.

12. Севастьянов А.В. Нониусные аналого-цифровые преобразователи временных интервалов с оперативной калибровкой: дис. канд. техн. наук: 05.13.05, 05.11.16. – Пенза, 2006. – 164 с.

13. Патент 2747568 РФ, МПК H03M1/34. Аналого-цифровой преобразователь по модулю m / А.А. Кожевников, Н.Т. Хакимов, П.В. Павлов. – Оpubл. 07.05.2021.

14. Патент 2649050 РФ, МПК H01H3/30. Микроволновый аналоговый фазовращатель и система, содержащая его / А.Р. Виленский, М.Н. Макурин, Н.Н. Олюнин. – Оpubл. 29.03.2018.

15. Патент 2653310 РФ, МПК G06F7/72. Устройство для умножения числа по модулю на константу / А.А. Кожевников, А.Н. Харин, М.Г. Пашенко. – Оpubл. 07.05.2018.

16. Кожевников А.А. Мультифункциональные арифметические устройства в остаточных классах // Доклады ТУСУР. – 2018. – №4. – С. 59-62.

17. Кожевников А.А. Арифметические вентили модулярных спецпроцессоров // Приборы и системы. Управление, контроль, диагностика. – 2018. – №2. – С.46-51.

18. Кожевников А.А. Синтез тональных устройств для умножения по модулю // Вестник БГТУ. – 2019. – №3. – С. 65-70.

*Статья поступила в редакцию 26.06.2021*

*Статья принята к публикации 15.09.2021*